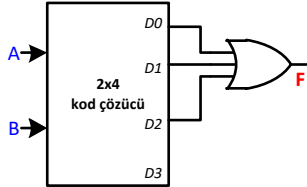
	Fakülte	Mühendislik	Sınav	Yarıyıl sonu	Numara	
	Bölüm	Elektrik-Elektronik Müh.	Tarih	11/01/2024	Ad-Soyad	
	Ders	Mantık Devreleri	Süre	60 dk	İmza	

# SORULAR / CEVAPLAR

SORU 1 / CEVAP 1

$F_{(AB)} = A' + B'$  fonksiyonunu *birer adet kod çözücü* ve VEYA kapısı ile tasarlayınız. [doğruluk tablosu+devre: 2+8 puan]

A	B	F
0	0	1
0	1	1
1	0	1
1	1	0

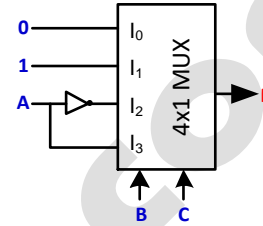


$F_{(ABC)} = \prod(0,3,4,6)$  fonksiyonunu *birer adet MUX* ve DEĞİL kapısı kullanarak tasarlayınız. [fonksiyon+tasarım tablosu+devre: 1+4+5 puan]

*Not:* MUX'un seçme girişlerine MSB'yi bağlamayınız.

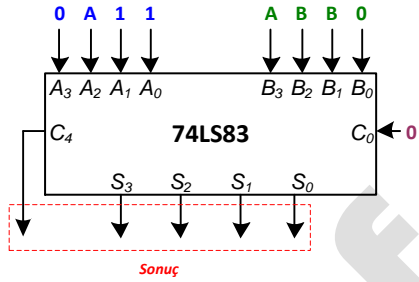
$$F_{(ABC)} = \sum(1,2,5,7)$$

	$I_0$	$I_1$	$I_2$	$I_3$
$A'$	0	①	②	3
$A$	4	⑤	6	⑦
	0	1	$A'$	$A$

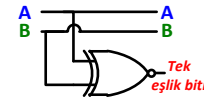


Sadece bir adet dört bitlik paralel toplayıcı (74LS83) kullanarak iki bitlik (AB) sayının altı (6) katına üç (3) ekleyen devre bağlantısını gerçekleştiriniz. [10 puan]

İki bitlik (AB) sayı için tek eşlik (parity) biti üreten devreyi kapılarla tasarlayınız. [doğruluk tablosu+devre: 4+6 puan]



A	B	Tek eşlik biti
0	0	1
0	1	0
1	0	0
1	1	1



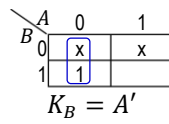
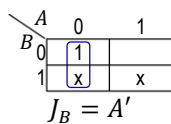
SORU 2 / CEVAP 2

0-3-1-2 sayma sırasını tekrarlayan senkron sayıcı devresini JK FF kullanarak tasarlayınız.

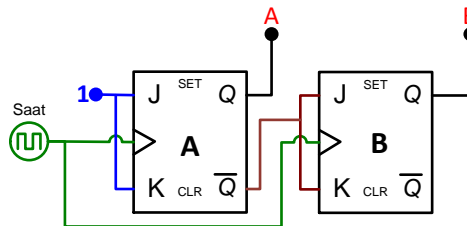
Tasarım aşamaları:

- Durum tablosu [8 puan]  Karnaugh haritalarıyla sadeleştirerek FF giriş fonksiyonları [8 puan]  Devre çizimi [4 puan]

Sayma sırası		$J_A$	$K_A$	$J_B$	$K_B$
A	B				
0	0	1	x	1	x
1	1	x	1	x	0
0	1	1	x	x	1
1	0	x	1	0	x
0	0				



$$\begin{aligned} J_A &= K_A = 1 \\ J_B &= K_B = A' \end{aligned}$$





Fakülte	Mühendislik	Sınav	Yarıyıl sonu	Numara	
Bölüm	Elektrik-Elektronik Müh.	Tarih	11/01/2024	Ad-Soyad	
Ders	Mantık Devreleri	Süre	60 dk	İmza	

SORU 3 / CEVAP 3

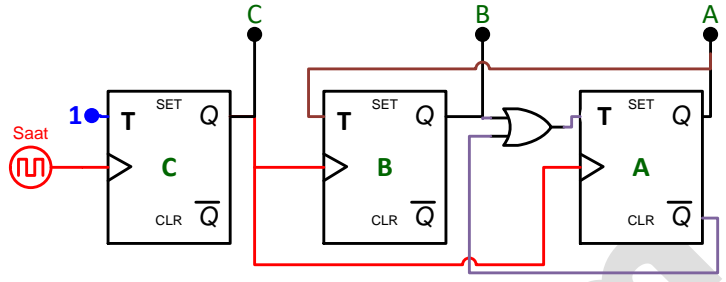
5-4-7-6-1-0 sayma sırasını tekrarlayan asen kron sayıcı devresini T FF kullanarak tasarlayınız.

**Tasarım aşamaları:**

- Durum tablosu [9 puan]  Karnaugh haritalarıyla sadeleştirerek FF giriş fonksiyonları [6 puan]  Devre çizimi [5 puan]

Sayma sırası			$T_A$	$T_B$	$T_C$
A	B	C			
1	0	1	x	x	1
1	0	0	0	1	1
1	1	1	x	x	1
1	1	0	1	1	1
0	0	1	x	x	1
0	0	0	1	0	1
1	0	1			

$$\begin{aligned} T_A &= A' + B \\ T_B &= A \\ T_C &= 1 \end{aligned}$$

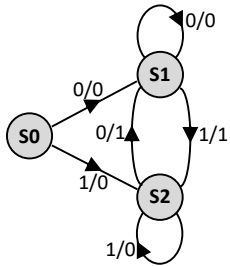


Seri bit akışında, önceki girişinden farklı giriş (önceki bitten farklı bit) geldiğinde çıkışı "1" yapan tek giriş – tek çıkışlı Mealy makinesini D FF'lar kullanarak tasarlayınız.

**Tasarım aşamaları:**

- Mealy makinesinin durum diyagramı [9 puan]  Durum tablosu [3 puan]  
 Karnaugh haritalarıyla sadeleştirerek FF giriş ve devre çıkış fonksiyonları [6 puan]  Devre çizimi [2 puan]

**Not:** Durumları, küçükten büyüğe doğru sıralı kodlayınız.



Mevcut durum		Giriş	Sonraki durum		$D_A$	$D_B$	Çıkış
A	B	x	A	B			y
0	0	0	0	1	0	1	0
0	0	1	1	0	1	0	0
0	1	0	0	1	0	1	0
0	1	1	1	0	1	0	1
1	0	0	0	1	0	1	1
1	0	1	1	0	1	0	0

x	AB	00	01	11	10
0				d	
1		1	1	d	1

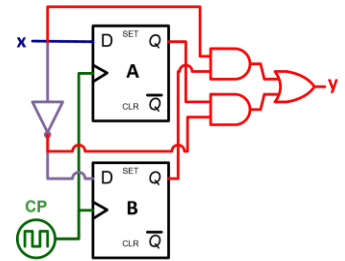
$$D_A = x$$

x	AB	00	01	11	10
0		1	1	d	1
1				d	

$$D_B = x'$$

x	AB	00	01	11	10
0				d	1
1			1	d	

$$y = Ax' + Bx$$



SORU 4 / CEVAP 4