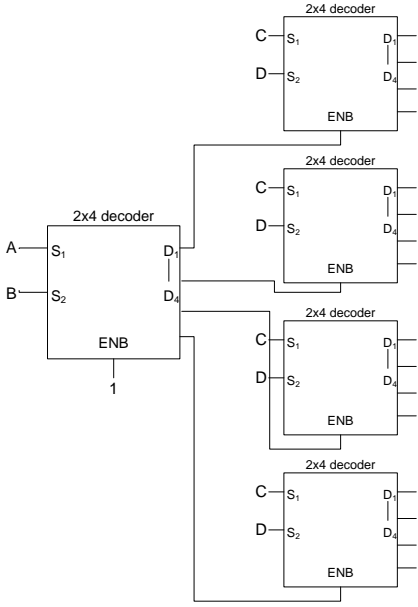
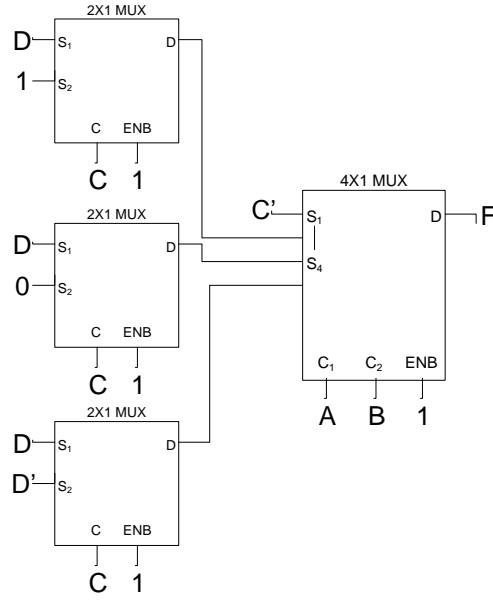
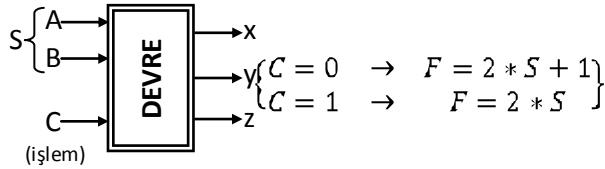
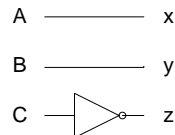
	Fakülte/MYO	Müh.-Mim.	Sınav	Final	Numara	
	Bölüm/Program	Elektronik Müh.	Tarih	03/06/2011	Ad-Soyad	
	Ders	Mantık Devreleri	Süre	90 dk.	İmza	


SORULAR - CEVAPLAR

Soru 1	Mantıksal 1'de etkin olan yetkilendirme girişine sahip 2x4 kod çözücüler (decoder) kullanarak 4x16 kod çözücü tasarlayınız. [10 puan]
	3 tane 2x1 MUX ve 1 tane 4x1 MUX kullanarak $F_{(ABCD)} = \sum(0,1,5,6,7,9,13,14)$ fonksiyonunu gerçekleştiriniz. [10 puan]

Cevap 1		
----------------	--	---

Soru 2	Yanda blok diyagramı ve işlevi verilen, iki bitlik sayı ($S = AB$) ile bir işlem girişine (C) sahip devreyi mantık kapılarıyla gerçekleştiriniz (doğruluk tablosu-Karnaugh haritalarıyla sadeleştirme-devre çizimi). [20 puan]	
---------------	--	--

Cevap 2	<table border="1" style="display: inline-table; margin-right: 20px;"> <thead> <tr> <th>A</th> <th>B</th> <th>C</th> <th>x</th> <th>y</th> <th>z</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td></tr> </tbody> </table> <div style="display: inline-block; vertical-align: top;"> <p>$x=A$</p> <p>$y=B$</p> <p>$z=C'$</p> </div> <div style="display: inline-block; vertical-align: top; margin-left: 20px;">  </div>	A	B	C	x	y	z	0	0	0	0	0	1	0	0	1	0	0	0	0	1	0	0	1	1	0	1	1	0	1	0	1	0	0	1	0	1	1	0	1	1	0	0	1	1	0	1	1	1	1	1	1	1	1	0
A	B	C	x	y	z																																																		
0	0	0	0	0	1																																																		
0	0	1	0	0	0																																																		
0	1	0	0	1	1																																																		
0	1	1	0	1	0																																																		
1	0	0	1	0	1																																																		
1	0	1	1	0	0																																																		
1	1	0	1	1	1																																																		
1	1	1	1	1	0																																																		

	Fakülte/MYO	Müh.-Mim.	Sınav	Final	Numara	
	Bölüm/Program	Elektronik Müh.	Tarih	03/06/2011	Ad-Soyad	
	Ders	Mantık Devreleri	Süre	90 dk.	İmza	

Soru 3 0-7-5-3-2 şeklinde üç bitlik asal sayıları sayan *senkron aşağı sayıcı* devresini T_FF'lar kullanarak tasarlayınız. [20 puan]

Gevap 3

Sayma sırası			T _A	T _B	T _C
A	B	C			
0	0	0	1	1	1
1	1	1	0	1	0
1	0	1	1	1	0
0	1	1	0	0	1
0	1	0	0	1	0
0	0	0			

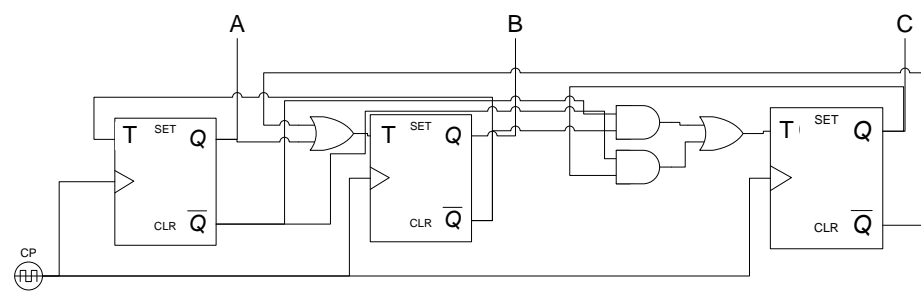
	00	01	11	10
0	1	0	x	x
1	x	0	0	1

$$T_A = B'$$

	00	01	11	10
0	1	1	(x)	(x)
1	x	0	(1)	(1)

$$T_B = A + C'$$

	00	01	11	10
0	1	0	x	x
1	(x)	(1)	0	0

$$T_C = A'B' + A'C$$


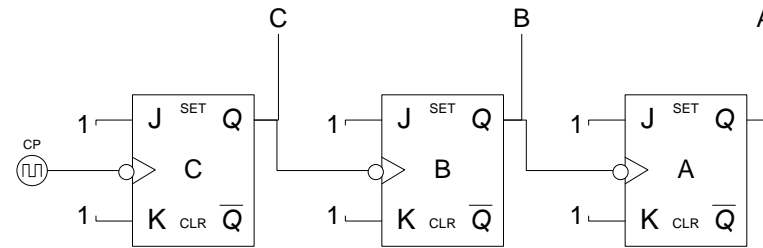
Soru 4 JK FF'lar kullanarak MOD-8 *asenkron yukarı sayıcı* tasarlayınız. [20 puan]


Gevap 4

A	B	C	J _A	K _A	J _B	K _B	J _C	K _C
0	0	0	x	x	x	x	1	x
0	0	1	x	x	1	x	x	1
0	1	0	x	x	x	x	1	x
0	1	1	1	x	x	1	x	1
1	0	0	x	x	x	x	1	x
1	0	1	x	x	1	x	x	1
1	1	0	x	x	x	x	1	x
1	1	1	x	1	x	1	x	1

$$J_A = K_A = 1$$

$$J_B = K_B = 1$$

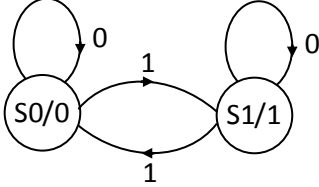
$$J_C = K_C = 1$$


	Fakülte/MYO	Müh.-Mim.	Sınav	Final	Numara	
	Bölüm/Program	Elektronik Müh.	Tarih	03/06/2011	Ad-Soyad	
	Ders	Mantık Devreleri	Süre	90 dk.	İmza	

Soru 5 Moore modeline göre D FF kullanarak seri bit akışı için “tek eşlik biti denetleyicisi” tasarlayınız. [20 puan]

Not: Tek eşlik biti denetleyicisi, tek giriş ve tek çıkışa sahip bir devre olup seri giriş akımındaki bitlerin sayısı tek olduğunda, 1 çıkışı üreten bir devredir.

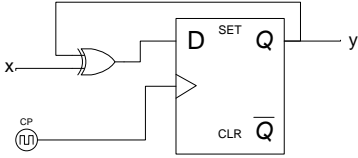
Cevap 5

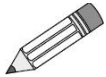


Mevcut durum	Giriş	Sonraki durum	Çıkış	D
A(t)	x	A(t+1)	y	
0	0	0	0	0
0	1	1	0	1
1	0	1	1	1
1	1	0	1	0

$$D = Ax' + A'x$$

$$y = A$$





Notlar

Devre girişlerinin adlandırılması - A, en değerlikli biti (MSB) belirtmek üzere - AB... şeklinde olmalıdır.
Sayıların tasarım aşamaları uyarı tablosu-Karnaugh haritalarıyla sadeleştirme-devre çizimi şeklinde olmalıdır.

Başarılar dilerim ...
Doç. Dr. Fahri Çatansever